

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-340708

(43) 公開日 平成11年(1999)12月10日

(51) Int.Cl.⁶

H 0 1 P 1/205

識別記号

F I

H 0 1 P 1/205

B

D

G

K

審査請求 未請求 請求項の数7 F D (全 13 頁)

(21) 出願番号 特願平10-156867

(22) 出願日 平成10年(1998) 5 月22日

(71) 出願人 000134257

株式会社トーキン

宮城県仙台市太白区郡山 6 丁目 7 番 1 号

(72) 発明者 古田 淳

仙台市太白区郡山 6 丁目 7 番 1 号 株式会

社トーキン内

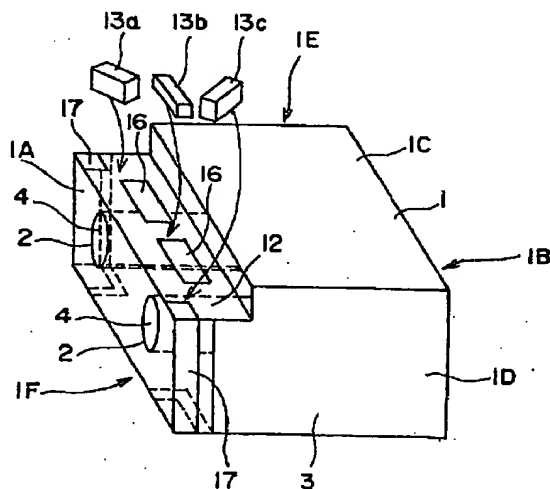
(74) 代理人 弁理士 栗原 聖

(54) 【発明の名称】 誘電体フィルタ

(57) 【要約】

【課題】 様々な特性要求を満足し得るフィルタ回路を構成可能な上に、従来の誘電体フィルタに比較し、小型・低背化が容易で安価な誘電体フィルタを提供すること。

【解決手段】 誘電体ブロック 1 の端面間に複数の貫通孔 2 を設け、貫通孔 2 の内面に設けた内部導体 3 と、開放端面 1 A を除いて誘電体ブロックの側面 1 C、1 D、1 E、1 F と他方の端面 1 B に設けた外部導体 4 と、一対の入出力電極 1 7 を有する誘電体フィルタにおいて、誘電体ブロック 1 に段差部 1 2 を形成し、段差部 1 2 内に電気結合素子としてのコンデンサ 1 3 a、1 3 b、1 3 c を配置している。コンデンサ 1 3 a 等を実装するためのスペースやそのための基板が不要となるので、小型・低背化が可能となる。また、段差部 1 2 内に、コンデンサ 1 3 a、1 3 b、1 3 c を接続するための導体 1 6 を設け、この接続用導体 1 6 と内部導体 3 との結合を直列容量として用いることで、2 つの減衰極を有する周波数特性が得られるので、減衰極を形成するための別付けのコンデンサが要らないため、安価である。



【特許請求の範囲】

【請求項1】 誘電体ブロックの端面間に少なくとも1つの孔を設け、該孔の内面に設けた内部導体と、前記誘電体ブロックの少なくとも側面に設けた外部導体とを有する誘電体共振器に一对の入出力電極をそれぞれ電気結合素子により接続してなる誘電体フィルタにおいて、前記誘電体ブロックに凹部を形成し、該凹部内に前記電気結合素子を配置したことを特徴とする誘電体フィルタ。

【請求項2】 請求項1記載の誘電体フィルタにおいて、更に、前記凹部内に前記電気結合素子を接続する接続用導体を設け、該接続用導体と前記内部導体との結合を直列容量として用いたことを特徴とする誘電体フィルタ。

【請求項3】 請求項2記載の誘電体フィルタにおいて、前記電気結合素子は、絶縁板上に導体パターンによって形成され、該絶縁板を前記凹部内に設置することにより該凹部内に配置されることを特徴とする誘電体フィルタ。

【請求項4】 請求項2記載の誘電体フィルタにおいて、前記電気結合素子及び前記接続用導体は、前記凹部内に形成された導体パターンから成ることを特徴とする誘電体フィルタ。

【請求項5】 誘電体ブロックの端面間に設けた孔と、該孔の内面に設けた内部導体と、前記誘電体ブロックの少なくとも側面に設けた外部導体とを有する誘電体共振器を前記側面のうちの側面同士が隣接するように少なくとも2個組み合わせて一对の入出力電極にそれぞれ電気結合素子を介して接続してなる誘電体フィルタにおいて、前記少なくとも2個の誘電体共振器の双方に跨る凹部を形成し、該凹部内に前記電気結合素子を配置したことを特徴とする誘電体フィルタ。

【請求項6】 請求項5記載の誘電体フィルタにおいて、更に、前記凹部内に前記電気結合素子を接続する接続用導体を設け、該接続用導体と前記内部導体との結合を直列容量として用いたことを特徴とする誘電体フィルタ。

【請求項7】 請求項5又は6記載の誘電体フィルタにおいて、前記電気結合素子は、絶縁板上に導体パターンによって形成され、該絶縁板を前記凹部内に設置することにより該凹部内に配置されることを特徴とする誘電体フィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、移動体通信機器等に用いられる誘電体フィルタに関し、特にマイクロ波帯等（例えば、数100MHzから数GHzの高周波帯）において用いられる誘電体フィルタに関する。

【0002】

【従来の技術】 一般に、誘電体フィルタは、1つ以上の誘電体共振器とかかる誘電体共振器に接続されたコンデ

ンサ或いはコイル等の複数の電気結合素子とを備えている。このような誘電体フィルタの従来例について、図13を参照して説明する。ここでは、低損失なフィルタを実現するため、誘電体同軸共振器を2個用いて構成した2素子型のバンドパスフィルタの例を示す。

【0003】 この誘電体フィルタは、図13に示すように、それぞれ貫通孔102が設けられ、例えば、BaTiO₃等の常誘電体材料から成る四角柱形のブロックを用いた2つの誘電体同軸共振器101を有している。各誘電体ブロックは、一方の端面を除いて貫通孔102を含む表面全体が銀又は銅等から成る導電性膜で覆われることにより、他方の端面と4つの側面には外部導体103が形成されると共に、貫通孔102の内面には内部導体104が形成され、外部導体103と短絡されている。尚、外部導体103が形成される端面を短絡端面105、外部導体103が形成されない端面を開放端面106と呼ぶ。

【0004】 ガラスエポキシ樹脂等から成るプリント基板107上には、接地導体108、接地端子111、更に所定の接続用導電部を構成する導体パターン109とその両端の入出力端子110が形成されている。プリント基板107の外寸法（長さL、幅W、及び厚さT）は、例えば（L×W×T）が10mm×8mm×0.5mmのものが用いられる。2つの誘電体同軸共振器は互いに隣接し、プリント基板107上の接地導体108に接地されるように取り付けられている。更に、各誘電体同軸共振器101の内部導体104は、各貫通孔102内に挿入された金属製の端子ピン112を介して接続用導電部の導体パターン109と電氣的に接続されている。2つの誘電体同軸共振器101間或いは各誘電体同軸共振器101と入出力端子110との間を相互に結合する電気結合素子としてのコンデンサ113a、113b、113cは、導体パターン109を介して電氣的に接続されている。各コンデンサ113a、113b、又は113cとしては、例えば、チップコンデンサ又は平板コンデンサが用いられる。また、導体パターン109等を含むプリント基板107及び2つの誘電体同軸共振器101の全体を金属製ケース114で覆うことにより電磁波の漏洩を防いでいる。

【0005】 この誘電体フィルタの等価回路を図14（a）に示す。同図の等価回路に示すように、2つの誘電体同軸共振器101が、それぞれキャパシタンスC及びインダクタンスLの並列共振回路を構成すると共に、3つのコンデンサ113a、113b、113cが2つの誘電体同軸共振器101間或いは各誘電体同軸共振器101と入出力端子110との間でそれぞれキャパシタンスC1、C2、C3を構成している。この誘電体フィルタの周波数特性を図14（b）に示す。同図に示すように、800MHzを中心とした通過帯域の高周波数側と低周波数側の双方とも、なだらかに減衰する特性を示

している。

【0006】

【発明が解決しようとする課題】上述した従来の誘電体フィルタは、誘電体同軸共振器101をプリント基板107上に設けられた各コンデンサ113a、113b、113c等の電気結合素子と組み合わせて用いるため、電気結合素子の形成方法を変えることにより、図14

(b)に示した周波数特性以外にも、様々な特性要求を満足し得るフィルタ回路を構成することができ、設計の自由度が高いという利点がある。また、図14(a)に示した等価回路の素子構成は、そのまま実際に図13で使用されている素子に対応しているため、回路シミュレーションによる計算も簡単であり、例えば、回路定数を一ヶ所変化させたい時でも、それに対応した1つの回路素子の値を変化させれば良いので、設計開発が比較的容易である。

【0007】しかしながら、この従来の誘電体フィルタの場合、誘電体同軸共振器101、プリント基板107、各コンデンサ113a、113b、113c、導体パターン109、入出力端子110等が半田づけ等により接続されてバンドパスフィルタを構成しているため、部品点数が多くなる。従って、部品費が高くなり、部品管理の手間や部品実装工数の増大によってコストが必然的に高くなるので、低価格化を実現することは困難である。また、コンデンサ113a、113b、113c等の電気結合素子を実装するためのスペースも必要となるため小型化が困難であり、更に、プリント基板107や金属製ケース114の厚さが必要なため全体として低背化が難しいという問題もあった。

【0008】誘電体フィルタは、高周波帯の無線通信等に用いられ、主に携帯電話やコードレスホン等に使用される。携帯電話やコードレスホン等の移動体通信機は、小型化を要求されており、移動体通信機に搭載されるデバイスも小型化される必要がある。特に、移動体通信機においての薄型化の要求は強く、搭載されるデバイスは低背化されなければならない。誘電体フィルタを低背化するためには、誘電体共振器径を小さくすればよいが、誘電体共振器の特性として共振器径が小さくなればなるほど損失が大きくなるので、誘電体フィルタの特性も劣化してしまう。

【0009】本発明は、このような問題点を解決すべくなされたもので、その技術的課題は、様々な特性要求を満足し得るフィルタ回路を構成可能な上に、従来の誘電体フィルタと比較し、小型・低背化が容易で安価な誘電体フィルタを提供することにある。

【0010】

【課題を解決するための手段】上記課題を達成するため、本発明では、誘電体共振器を構成する誘電体ブロックに凹部を形成し、この凹部内にコンデンサやコイル等の電気結合素子を配置するようにしている。ここに、凹

部とは、誘電体ブロックに設けられた段差あるいは溝等により構成され、誘電体ブロックのある面を基準とした場合に当該面より低く形成された部分をいう。また、誘電体ブロックの凹部に電気結合素子を接続するための導体を設け、この接続用導体と内部導体との結合を直列容量として用いるようにしている。

【0011】即ち、請求項1記載の誘電体フィルタでは、誘電体ブロックの端面間に少なくとも1つの孔を設け、該孔の内面に設けた内部導体と、前記誘電体ブロックの少なくとも側面に設けた外部導体とを有する誘電体共振器に一对の入出力電極をそれぞれ電気結合素子を介して接続してなる誘電体フィルタにおいて、前記誘電体ブロックに凹部を形成し、該凹部内に前記電気結合素子を配置したことを特徴としている。

【0012】更に、請求項2記載の誘電体フィルタでは、前記凹部内に前記電気結合素子を接続する導体を設け、該接続用導体と前記内部導体との結合を直列容量として用いたことを特徴としている。

【0013】尚、請求項3記載の誘電体フィルタのように、前記電気結合素子は、絶縁板上に導体パターンによって形成され、該絶縁板を前記凹部内に設置することにより該凹部内に配置されるようにしても良い。

【0014】また、請求項4記載の誘電体フィルタのように、前記電気結合素子及び前記接続用導体は、前記凹部内に形成された導体パターンにより構成することもできる。

【0015】一方、請求項5記載の誘電体フィルタでは、誘電体ブロックの端面間に設けた孔と、該孔の内面に設けた内部導体と、前記誘電体ブロックの少なくとも側面に設けた外部導体とを有する誘電体共振器を前記側面のうちの側面同士が隣接するように少なくとも2個組み合わせて一对の入出力電極にそれぞれ電気結合素子を介して接続してなる誘電体フィルタにおいて、前記少なくとも2個の誘電体共振器の双方に跨がる凹部を形成し、該凹部内に前記電気結合素子を配置したことを特徴としている。ここにいう電気結合素子には、複数の誘電体共振器を相互に結合させるために設けられるものだけでなく、減衰極形成のために設けられるものも含む。

【0016】更に、請求項6記載の誘電体フィルタでは、請求項5記載の誘電体フィルタにおける前記凹部内に前記電気結合素子を接続する導体を設け、該接続用導体と前記内部導体との結合を直列容量として用いたことを特徴としている。

【0017】尚、請求項7記載の誘電体フィルタでは、請求項5記載の誘電体フィルタにおける前記電気結合素子が、絶縁板上に導体パターンによって形成され、該絶縁板を前記凹部内に設置することにより該凹部内に配置される。

【0018】

【作用】誘電体ブロック又は誘電体共振器に設けられた

凹部にコイルやコンデンサなどの電気結合素子が設置されるので、これらの電気結合素子を設置するために従来の誘電体フィルタにおいて必要とされたプリント基板が不要となる。従って、その分、小型・低背化が可能となると共に、コストを減少させることができる。

【0019】また、誘電体ブロック等の凹部に電気結合素子を接続するための導体を設け、この接続用導体と誘電体ブロックの孔の表面の内部導体との間で直列容量を形成せしめ、これをコンデンサとして利用することによって、更に、部品点数を削減することができるので、低価格化な誘電体フィルタを実現し得る。

【0020】更に、誘電体ブロック等の凹部に、外付けの電気結合素子或いは導体パターンによって所望の回路を形成することにより、様々な特性要求に応じたフィルタ回路を構成することが可能である。

【0021】

【発明の実施の形態】以下、本発明の実施の諸形態について、図面を参照して詳細に説明する。

【0022】まず、図1～8を参照して、本発明の第1の実施形態について述べる。この第1の実施形態は、誘電体ブロックに一体的に複数の貫通孔を形成するものであり、具体的には、実施例1乃至6を含む。本実施形態では、複数の貫通孔を有する誘電体フィルタを1つの誘電体ブロックで形成するので、構造的に単純で、共振器同士の貼り合わせ等の工程が不要であるという利点がある。

【0023】〔実施例1〕本実施例の誘電体フィルタに用いる誘電体共振器は、図1に示すように、1つの誘電体ブロック1の端面間に2つの貫通孔2が形成され、誘電体ブロック1の一方の端面1Aを除いて貫通孔2を含む表面全体が導電性膜で覆われることにより、他方の端面1Bと4つの側面1C、1D、1E、1Fには外部導体3が形成されると共に、2つの貫通孔2それぞれの内面には内部導体4が形成されている。これにより、2つの貫通孔2を2本の同軸型共振器の内導体と見做すことができる。外部導体3及び内部導体4は、例えば、一方の端面1Aを除き、貫通孔2の内面を含む表面全体に銀ペーストを塗布して焼き付けることにより形成すれば良い。尚、前述した従来例と同様、以後、外部導体3が形成された端面1Bを短絡端面、外部導体3が形成されていない端面1Aを開放端面と呼ぶ。

【0024】誘電体ブロック1の開放端面1A側の上部には、段差部12が設けられている。段差部12には、電気結合素子を接続するための2つの接続用導体16が、それぞれ2つの貫通孔2の上部に位置するように形成されている。誘電体ブロック1の側面1Dと1Eには、それぞれ側面1Fと段差部12に跨がるように3面に渡って延在して入出力用電極17が形成されている。これら入出力用電極17は、それぞれ、側面1D及び1Fの外部導体3、側面1E及び1Fの外部導体3と分離

されることで、外部導体3と電氣的に絶縁されている。段差部12内には、電気結合素子としての3つのコンデンサ13a、13b、13cが配置されている。コンデンサ13a、13b、13cは、それぞれ、図1に矢線で示すように、一方の入出力用電極17と接続用導体16間、接続用導体16相互間、他方の入出力用電極17と接続用導体16間を接続するように取り付けられている。上述した誘電体ブロック1の側面1Cを基準とした段差部12の深さは、各コンデンサ13a、13b、13cの高さよりも若干大きくすることで、誘電体フィルタ全体としての高さ寸法を大きくすることなく各コンデンサ13a、13b、13cを実装することができる。また、各貫通孔2の内部導体4とその上部に位置する各接続用導体16との間には容量結合が生じる結果、誘電体フィルタとして2つの減衰極が形成される。減衰量の大きさや減衰を生じる周波数は、接続用導体16の面積や内部導体4との距離によって調整し得る。

【0025】本実施例では、電気結合素子を誘電体ブロック1自体に設けられた段差部12内に配置したので、電気結合素子を接続するための実装スペースを削減することができる。また、これらを実装するための基板やケースを必要としないので小型・軽量化及び低背化が可能となる。特に、上述した従来例におけるプリント基板107が不要になる結果、その厚さ寸法(=0.5mm)分だけ低背化される。従って、誘電体共振器径を従来例と同様とすれば、特性を劣化させずに低背化を行える。

【0026】また、段差部12に形成した各接続用導体16と内部導体4との間の結合容量を利用して減衰極を形成することができるので、そのためのコンデンサを別に設ける必要がなくなり、部品点数を削減することが可能である。

【0027】尚、誘電体ブロック1に段差部12を設けるには、プレス成形に用いる金型に対応する段差を設けても良いし、段差の無い誘電体ブロックを成形した後、段差部分の切削加工を行っても良い。

【0028】図2(a)に、本実施例の誘電体フィルタの等価回路を、図2(b)にその周波数特性を示す。

【0029】図2(a)では、等価回路が図1に示した誘電体フィルタの各部を含み、誘電体同軸共振器2a、2bがそれぞれ異なる共振周波数 f_1 、 f_2 に設定されている様子を示している。同図に示すように、それぞれ各貫通孔2の内部導体4とその上部に位置する各接続用導体16との間に、電氣的に直列に容量C4、C5が形成されている。図2(b)は、図1に示した誘電体フィルタの周波数特性を、通過帯域付近の周波数(MHz)に対する減衰量(dB)の関係として示したものである。本実施例の誘電体フィルタでは、図2(a)に示した容量C4、C5が形成される結果、図2(b)に示すように、通過帯域の低周波数側に2つの減衰極A、Bが生じている。従って、例えば、PDC(Persona

1 Digital Cellular)方式の受信側フィルタとして用いるのに好適なバンドパスフィルタが得られる。

【0030】[実施例2]本実施例の誘電体フィルタは、電気結合素子としての複数のコンデンサが、絶縁板18上に導体パターンによって形成され、図3(a)に矢印で示すように、段差部12内に絶縁板18を設置することにより取り付けられている。上述した複数のコンデンサ13a、13b、13cの代わりに後述するコンデンサアレイ20を用いた点以外は、実施例1で述べたのと略同様であり、同様の部分には同一の参照符号を付してある。

【0031】この誘電体フィルタは、絶縁板18の一方の面18Aに略T字型の複数の導体19を、図3(b)に示すように、対向させて形成することで、互いに相隣り合う各導体19同士の間を生じる容量結合をコンデンサとして用いたコンデンサアレイ20を備えている。コンデンサアレイ20は、図3(b)及び(c)に示すように、スルーホール22によって絶縁板18の他方の面(裏面)18Bと導通しており、この裏面18Bに形成された接続用導体21を介して、段差部12内において電気結合素子の接続用導体16に接続されている。コンデンサアレイ20の容量の大きさは、各導体19の互いに対向する部分の面積や間隔によって調整することができる。

【0032】本実施例においても、電気結合素子としての複数のコンデンサを含むコンデンサアレイ20が誘電体ブロック1の段差部12内に配置されるので、小型・低背化が可能となる上に、各接続用導体16と内部導体4との間の結合容量を利用して減衰極を形成し得るので、その分の部品点数を削減できる。本実施例では、実施例1における複数(3つ)のコンデンサ13a、13b、13cを一体のコンデンサアレイ20にすることによって、実施例1よりも更に部品点数を減少させることができる。

【0033】[実施例3]図4を参照して、コンデンサアレイを用いることなく段差部内に直接、導体パターンにより複数のコンデンサを形成した実施例3について述べる。この誘電体フィルタは、同図に示すように、段差部12内に直接、導体パターンにより各コンデンサ23a、23b、23cを形成することで、上述した実施例2における絶縁板18等を不要にし、更に部品点数を減らしたものである。ここで、コンデンサ23a等は、2つの共振器内導体(内部導体4)を互いに容量結合させるためのもので、コンデンサ23a等それぞれの対向する部分の面積や間隔によって2つの共振器内導体相互の容量結合の大きさを調整し得る。また、導体パターンによりコンデンサ23a、23b、23cと同時に形成される各導体部24は内部導体4との間で直列容量を形成するためのもので、実施例1及び2における接続用導体

16に相当するものである。各導体部24の面積や内部導体4との距離によって当該容量の大きさを調整可能である。図示しないが、この実施例に係る誘電体フィルタにおいても、各導体部24が内部導体4との間で直列容量を形成するので、上述した実施例1及び2におけるのと同様の減衰極を持った周波数特性が得られる。

【0034】[実施例4]図5に、本実施例に係る誘電体フィルタとして、2段のバンドエリミネーションフィルタを示す。バンドエリミネーションフィルタにおいては、誘電体共振器間の結合はインダクタンス結合であり、一般に、電気結合素子としてコイル(インダクタ)が用いられている。本実施例では、上述したコンデンサ13a、13b、13c等の代わりにコイル25a、25b、25cを電気結合素子として用いている。これら電気結合素子としてのコイル25a、25b、25cは、上述した実施例1におけるコンデンサ13a、13b、13cと同様に、段差部12内に配置され、それぞれ、図5に矢線で示すように、一方の入出力用電極17と接続用導体16間、接続用導体16相互間、他方の入出力用電極17と接続用導体16間を接続するように取り付けられている。尚、各コイル25a、25b、25cとしては、例えば、チップインダクタを用いることができる。各接続用導体16は、内部導体4との間に直列容量を形成している。また、誘電体ブロック1の開放端面1Aに形成された2つの導体26のそれぞれによって、内部導体4との間に並列容量が形成されている。

【0035】本実施例においても、電気結合素子としての複数のコイル25a、25b、25cが誘電体ブロック1の段差部12内に配置されるので、小型・軽量及び低背化が可能となる上に、各接続用導体16と内部導体4との間の結合容量を利用して減衰極を形成し得るので、その分の部品点数を削減できる。

【0036】図6(a)に、本実施例の誘電体フィルタの等価回路を、図6(b)に、その周波数特性を示す。図6(a)では、等価回路が図5に示した誘電体フィルタの各部を含んで示されている。同図に示すように、コイル25a、25b、25cがそれぞれインダクタンスL1、L2、L3を構成し、各導体26と内部導体4との結合により並列に容量C1、C2が形成されている。また、各貫通孔2の内部導体4とその上部に位置する各接続用導体16との間に、電氣的に直列に容量C3及びC4が形成されている。

【0037】容量C3及びC4が形成される結果、本実施例に係るバンドエリミネーションフィルタにおいては、図6(b)に示すように、2つの減衰極C、Dを生じ、遮断帯域において大きな減衰量が得られている。尚、減衰極C、Dを生じる周波数や減衰量の大きさは、各接続用導体16の面積や内部導体4との距離によって調整することができる。

【0038】[実施例5]本実施例の誘電体フィルタ

は、電気結合素子としての複数のコイルが、絶縁板18上に導体パターンによって形成され、図7(a)に矢印で示すように、段差部12内に絶縁板18を設置することにより取り付けられている。上述した複数のコイル25a、25b、25cの代わりに後述するコイルアレイ27を用いた点以外は、実施例4で述べたのと略同様であり、同様の部分には同一の参照符号を付してある。

【0039】本実施例の誘電体フィルタは、図7(b)に示すように、絶縁板18の一方の面18Aに、導体パターンによって形成された複数のインダクタンスを備えたコイルアレイ27を備えている。コイルアレイ27は、図7(b)及び(c)に示すように、スルーホール22によって絶縁板18の他方の面(裏面)18Bと導通しており、この裏面18Bに形成された接続用導体21を介して、段差部12内において電気結合素子の接続用導体16に接続されている。本実施例においても、コイルアレイ27が誘電体ブロック1の段差部12内に配置されるので、小型・低背化が可能となる上に、各接続用導体16と内部導体4との間の結合容量を利用して減衰極を形成し得るので、その分の部品点数を削減でき

る。【0040】また、本実施例では、複数のコイル25a、25b、25cの代わりに一体的なコイルアレイ27を用いているので、実施例4の誘電体フィルタよりも更に、部品点数を削減することができる。また、予め導体パターンにより形成する各コイルの巻数(ターン数)や巻線間隔を調整することにより誘電体フィルタの特性上要求される所望のインダクタンスを実現したコイルアレイ27を、段差部12に組み込めば良いので、誘電体フィルタの設計が容易になる上に、製造コストを大幅に減少させることも可能である。

【0041】【実施例6】図8を参照して、コイルアレイを用いることなく段差部内に直接、導体パターンにより複数のコイルを形成した実施例6について述べる。この誘電体フィルタは、同図に示すように、段差部12内に直接、導体パターンにより各コイル28a、28b、28cを形成することで、上述した実施例5における絶縁板18等を不要にし、更に部品点数を減らしたものである。予め導体パターンにより形成する各コイルの巻数(ターン数)や巻線間隔を調整することにより、誘電体フィルタの特性上要求される所望のインダクタンスを得ることができる。また、図8に示すように、導体パターンにより各コイル28a、28b、28cと共に形成される導体部29は、内部導体4との間で直列容量を形成するためのもので、実施例1等における接続用導体16に相当するものである。各導体部29の面積や内部導体4との距離によって当該容量の大きさを調整可能である。図示しないが、この実施例に係る誘電体フィルタにおいても、各導体部29が内部導体4との間で直列容量を形成するので、上述した実施例4及び5におけるのと

同様の減衰極を持った周波数特性が得られる。

【0042】次に、図9乃至図11を参照して、本発明の第2の実施形態について述べる。

【0043】この第2の実施形態は、それぞれ誘電体ブロックに1つの貫通孔を形成し、一方の端面(開放端面)を除いて貫通孔内面をも含む略表面全体を導体膜で覆った誘電体同軸共振器を2つ組み合わせて用いるものであり、具体的には、実施例7及び8を含む。上述した第1の実施形態では、誘電体フィルタが1つの誘電体ブロックで形成されるのに対し、本実施形態では、2つの誘電体共振器を貼り合わせる等の工程が必要になるが、2つの共振器を個々に扱うことができるので、共振周波数や結合容量の管理を行い易く、全体的な歩留まりも向上するという利点がある。

【0044】【実施例7】本実施例の誘電体フィルタは、図9(a)及び(b)に示すように、2つの誘電体同軸共振器35、37を備え、これら誘電体同軸共振器35、37は、それぞれ異なる共振周波数を有している。誘電体同軸共振器35は、図9(a)に示すように、貫通孔2Aと段差32Aを有する誘電体ブロックから成る。また、誘電体同軸共振器35は、その誘電体ブロックの4つの側面35C、35D、35E、35Fと一方の端面35Bに形成された外部導体3、貫通孔内面の内部導体4、側面35Dから段差32Aと側面35Fの3面に渡って延在するように、且つ外部導体3と電気的に絶縁されて設けられた入出力用電極38A、側面35Eから段差32Aの2面に渡って延在するように、且つ外部導体3と電気的に絶縁されて形成された結合用導体39Aを有している。誘電体同軸共振器37も、同様に、貫通孔2Bと段差32Bを有する誘電体ブロックから成り、その誘電体ブロックの4つの側面37C、37D、37E、37Fと一方の端面37Bに形成された外部導体3、貫通孔内面の内部導体4、側面37Eから段差32Bと側面37Fの3面に渡って延在するように、且つ外部導体3と電気的に絶縁されて設けられた入出力用電極38B、側面37Dから段差32Bの2面に渡って延在するように、且つ外部導体3と電気的に絶縁されて形成された結合用導体39Bを有している。

【0045】これら2つの誘電体同軸共振器35、37は、図9(a)に矢線で示すように、結合用導体39Aと39B同士、側面35Eに形成された外部導体3と側面37Dに形成された外部導体3同士が、それぞれ半田等を用いて接続される。これにより、2つの誘電体同軸共振器35、37は、図9(b)に示すように、側面35Eと側面37Dが相隣接するように組み合わせられ、段差32Aと32Bにより誘電体共振器35及び37の双方に跨がる段差部32が形成される。入出力用電極38Aと貫通孔2Aの内部導体4、結合用導体39Aと貫通孔2Aの内部導体4、入出力用電極38Bと貫通孔2Bの内部導体4、結合用導体39Bと貫通孔2Bの内部導

11

体4は、それぞれ容量結合して図10(a)に示すようなC1、C2、C3、C4を構成し、同図に示すようなバンドパスフィルタを構成する。

【0046】このように、本実施例(本実施形態)では、結合用導体39A、39Bと貫通孔2A、2Bの各内部導体4との容量結合等を利用しているため、上述した第1の実施形態におけるような結合素子としてのコンデンサ等は必要としない。本実施例では、減衰極を形成するための素子として、段差部32内にコンデンサ43a及び43bが配置され、図9(b)に矢線で示すように、入出力用電極38Aと結合用導体39A間にコンデンサ43aが、入出力用電極38Bと結合用導体39B間にコンデンサ43bが、それぞれ接続されている。このように、減衰極を形成するために、2つのコンデンサ43aと43bが設けられ、図10(a)に示すように、それぞれ容量C5、C6を構成する結果、本実施例に係るバンドパスフィルタにおいては、図10(b)に示すように、通過帯域の低周波数側に2つの減衰極E、Fを有する周波数特性が得られる。

【0047】【実施例8】本実施例は、図9(b)に破線で示すように、実施例7におけるコンデンサ43a及び43bの代わりに、段差部32内にコイル44a及び44bが配置され、入出力用電極38Aと結合用導体39A間にコイル44aが、入出力用電極38Bと結合用導体39B間にコイル44bが、それぞれ接続されている。このように、本実施例のバンドパスフィルタでは、減衰極を形成するために、2つのコイル44aと44bが設けられ、図11(a)に示すように、それぞれインダクタンスL1、L2を構成する結果、図11(b)に示すように、通過帯域の高周波数側に2つの減衰極G、Hを有する周波数特性が得られる。

【0048】尚、図示しないが、複数のコンデンサ43a、43bまたはコイル44a、44bの代わりに第1の実施形態で述べたコンデンサアレイ20やコイルアレイ27を用いれば、さらに部品点数を削減することができる。

【0049】次に、図12を参照して、本発明の第3の実施形態について述べる。

【0050】この第3の実施形態は、誘電体同軸共振器を2つ組み合わせて用いる点は、上述した第2の実施形態と同様である。しかしながら、本実施形態では、上述した第1の実施形態と同様に、段差部内に形成された接続用導体と内部導体との結合を直列容量として用いることにより、周波数特性における減衰極を得るものであり、具体的には、実施例9により具現される。

【0051】【実施例9】本実施例の誘電体フィルタは、図12に示すように、2つの誘電体同軸共振器35'、37'を備え、これら誘電体同軸共振器35'、37'は、それぞれ異なる共振周波数を有している。誘電体同軸共振器35'は、図12に示すように、貫通孔2

12

Aと段差32'Aを有する誘電体ブロックから成る。また、誘電体同軸共振器35'は、その誘電体ブロックの4つの側面35'C、35'D、35'E、35'Fと一方の端面35'Bに形成された外部導体3、貫通孔内面の内部導体4、側面35'Dから段差32'Aと側面35'Fの3面に渡って延在するように、且つ外部導体3と電氣的に絶縁されて設けられた入出力用電極38'Aを有している。誘電体同軸共振器37'も、同様に、貫通孔2Bと段差32'Bを有する誘電体ブロックから成り、その誘電体ブロックの4つの側面37'C、37'D、37'E、37'Fと一方の端面37'Bに形成された外部導体3、貫通孔内面の内部導体4、側面37'Eから段差32'Bと側面37'Fの3面に渡って延在するように、且つ外部導体3と電氣的に絶縁されて設けられた入出力用電極38'Bを有している。尚、本実施例の誘電体フィルタは、実施例7及び8の誘電体フィルタと異なり、結合用導体は備えておらず、後述するように、外付けのコイルのみで共振器間の結合を得ている。

【0052】これら2つの誘電体同軸共振器35'、37'は、側面35'Eに形成された外部導体3と側面37'Dに形成された外部導体3同士が半田等を用いて接続されることにより、図12に示すように、側面35'Eと側面37'Dが相隣接するように組み合わせられ、段差32'Aと32'Bにより誘電体共振器35'及び37'の双方に跨がる段差部32'が形成される。

【0053】段差部32'内には、図12に示すように、電気結合素子の接続用導体16が2つ形成されている。また、誘電体同軸共振器35'、37'の開放端面35'A、37'Aには、それぞれ導体45が形成され、各内部導体4との間に並列容量が形成される。段差部32'内には、3つのコイル46a、46b、46cが配置され、図12に矢線で示すように、入出力用電極38'Aと接続用導体16間にコイル46aが、接続用導体16相互間にコイル46bが、入出力用電極38'Bと接続用導体16間にコイル46cが、それぞれ接続されている。これにより、図5に示したのと同様なバンドエリミネーションフィルタが構成される。

【0054】尚、図示しないが、複数のコイル46a、46b、46cの代わりに実施例5で述べたコイルアレイ27を用いれば、さらに部品点数を削減することができる。

【0055】以上、本発明を特定の実施形態について述べたが、本発明はこれらに限られるものではなく、特許請求の範囲に記載された発明の範囲内で、他の実施形態についても適用される。

【0056】例えば、上述した実施形態では、誘電体ブロックの端面間に貫通孔を形成した誘電体フィルタに適用したが、本発明は、誘電体ブロックの端面間に非貫通孔を有するものにも同様に適用し得る。ここで、非貫通

50

孔とは、誘電体ブロックの両端面の一方には貫通しており、他方は塞がれているような形状のものをいう。このような非貫通孔を有するものであっても、当該誘電体ブロックに形成した凹部に電気結合素子を取り付けることにより、小型・軽量及び低背化が可能である。また、凹部に電気結合素子を接続するための導体を設け、この接続用導体と誘電体ブロックの非貫通孔の内部導体との結合を直列容量として用いることにより、部品点数を削減し得る。

【0057】更に、上述した実施形態では、誘電体ブロック或いは誘電体共振器の開放端面側の端部に設けられた段差により凹部を形成したが、凹部の位置や形状は上述したものに限られない。例えば、誘電体ブロック又は誘電体共振器の開放端面から離れた位置に溝を設け、当該溝により誘電体ブロック等の上面に形成される凹部に電気結合素子を取り付けるようにしても良い。要は、誘電体ブロック等に形成された凹部に電気結合素子を取り付けることで、従来技術で必要とされた基板上の実装スペースを不要にでき、フィルタの小型・軽量及び低背化が可能となれば良い。

【0058】また、実施例1乃至9では、説明を簡単にするために、2段のバンドパスフィルタまたは2段のバンドエリミネーションフィルタについて述べたが、3段、4段など更に多段であっても構わない。更に、共振器構造からの入出力を得る回路構成も開示したものに限られない。例えば、各コンデンサやコイル、コンデンサアレイ、コイルアレイは混在していても構わない。このように、段差部内に形成する回路構成はフィルタ回路の様々な特性要求に応じて適宜設計することができる。

【0059】

【発明の効果】以上説明したように、本発明によれば、誘電体ブロック又は誘電体共振器に形成された凹部に電気結合素子を配置するので、実装基板が不要となり、その分、小型・軽量及び低背化が可能となる。しかも、部品点数が減少されていることにより、生産性の向上と低コスト化を実現できる。加えて、誘電体ブロック等の凹部に、外付けの電気結合素子或いは導体パターンによって所望の回路を形成し得るので、様々な特性要求に応じたフィルタ回路を構成することができる。

【0060】また、請求項2乃至4又は6及び7記載の発明によれば、更に、誘電体共振器の内部導体と凹部に形成された導体との間に生じる容量によって、別付けのコンデンサ等を用いることなく、減衰極を持った周波数特性を備える誘電体フィルタを構成することができる。従って、高減衰量を確保し得る誘電体フィルタをより安価に提供することが可能である。

【図面の簡単な説明】

【図1】本発明の実施例1に係る誘電体フィルタの構成を示す分解斜視図である。

【図2】図1に示した誘電体フィルタの等価回路と周波

数特性を示す図であり、(a)がその等価回路、(b)がその周波数特性を示す。

【図3】本発明の実施例2に係る誘電体フィルタの構成を示す図であり、(a)はその誘電体フィルタ全体の構成を示す分解斜視図、(b)は絶縁板を表から見た斜視図、(c)は絶縁板を裏から見た斜視図である。

【図4】本発明の実施例3に係る誘電体フィルタの構成を示す斜視図である。

【図5】本発明の実施例4に係る誘電体フィルタの構成を示す分解斜視図である。

【図6】図5に示した誘電体フィルタの等価回路と周波数特性を示す図であり、(a)がその等価回路、(b)がその周波数特性を示す。

【図7】本発明の実施例5に係る誘電体フィルタの構成を示す図であり、(a)はその誘電体フィルタ全体の構成を示す分解斜視図、(b)は絶縁板を表から見た斜視図、(c)は絶縁板を裏から見た斜視図である。

【図8】本発明の実施例6に係る誘電体フィルタの構成を示す斜視図である。

【図9】本発明の実施例7及び8に係る誘電体フィルタの構成を示す図であり、(a)は2つの誘電体共振器を貼り合わせる前の状態を示す図、(b)は2つの誘電体共振器を貼り合わせた後の状態を示す分解斜視図である。

【図10】図9に示した誘電体フィルタのうち、実施例7に係る誘電体フィルタの等価回路と周波数特性を示す図であり、(a)がその等価回路、(b)がその周波数特性を示す。

【図11】図9に示した誘電体フィルタのうち、実施例8に係る誘電体フィルタの等価回路と周波数特性を示す図であり、(a)がその等価回路、(b)がその周波数特性を示す。

【図12】本発明の実施例9に係る誘電体フィルタの構成を示す分解斜視図である。

【図13】従来の誘電体フィルタの構成を示す分解斜視図である。

【図14】図13に示した従来の誘電体フィルタの等価回路と周波数特性を示す図であり、(a)がその等価回路、(b)がその周波数特性を示す。

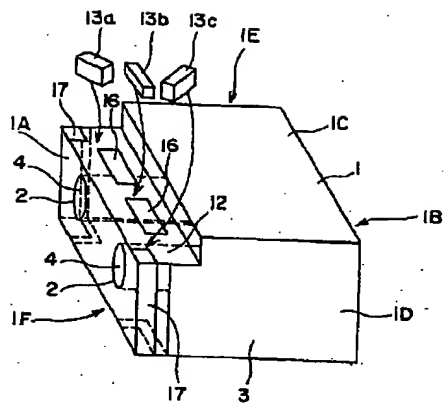
【符号の説明】

1	誘電体ブロック
1 A	開放端面
1 B	短絡端面
1 C	側面
1 D	側面
1 E	側面
1 F	側面
2	貫通孔
2 A	貫通孔
2 B	貫通孔

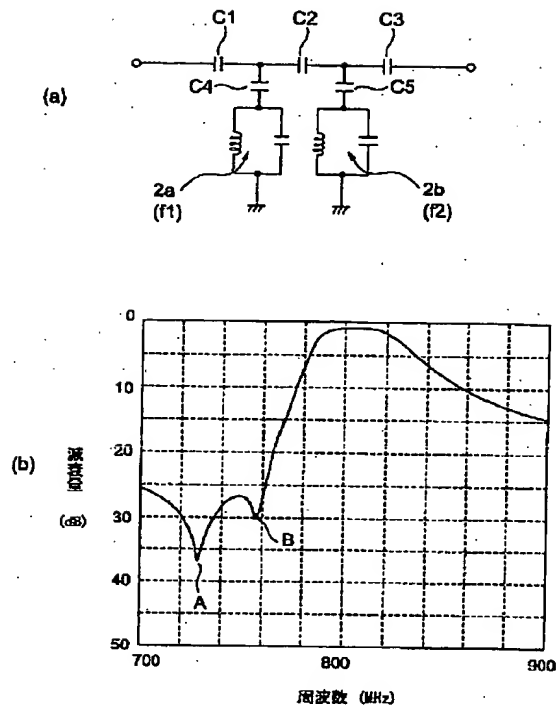
2 a	誘電体同軸共振器
2 b	誘電体同軸共振器
3	外部導体
4	内部導体
1 2	段差部
1 3 a	コンデンサ
1 3 b	コンデンサ
1 3 c	コンデンサ
1 6	接続用導体
1 7	入出力用電極
1 8	絶縁板
1 8 A	絶縁板の一方の面
1 8 B	絶縁板の他方の面（裏面）
1 9	導体
2 0	コンデンサアレイ
2 1	接続用導体
2 2	スルーホール
2 3 a	コンデンサ
2 3 b	コンデンサ
2 3 c	コンデンサ
2 4	導体部
2 5 a	コイル
2 5 b	コイル
2 5 c	コイル
2 6	導体
2 7	コイルアレイ
2 8 a	コイル
2 8 b	コイル
2 8 c	コイル
2 9	導体部
3 2	段差部
3 2 A	段差
3 2 B	段差
3 5	誘電体同軸共振器
3 5	誘電体同軸共振器
3 5 A	開放端面
3 5 B	短絡端面
3 5 C	側面
3 5 D	側面
3 5 E	側面
3 5 F	側面
3 7	誘電体同軸共振器
3 7	誘電体同軸共振器
3 7 A	開放端面
3 7 B	短絡端面
3 7 C	側面
3 7 D	側面
3 7 E	側面

3 7 F	側面
3 8 A	入出力用電極
3 8 A	入出力用電極
3 8 B	入出力用電極
3 8 B	入出力用電極
3 9 A	結合用導体
3 9 B	結合用導体
4 3 a	コンデンサ
4 3 b	コンデンサ
10 4 4 a	コイル
4 4 b	コイル
4 5	導体
4 6 a	コイル
4 6 b	コイル
4 6 c	コイル
1 0 1	誘電体同軸共振器
1 0 2	貫通孔
1 0 3	外部導体
1 0 4	内部導体
20 1 0 5	短絡端面
1 0 6	開放端面
1 0 7	プリント基板
1 0 8	接地導体
1 0 9	導体パターン
1 1 0	入出力端子
1 1 1	接地端子
1 1 2	端子ピン
1 1 3 a	コンデンサ
1 1 3 b	コンデンサ
30 1 1 3 c	コンデンサ
1 1 4	金属製ケース
C 1	容量（キャパシタンス）
C 2	容量（キャパシタンス）
C 3	容量（キャパシタンス）
C 4	容量（キャパシタンス）
C 5	容量（キャパシタンス）
C 6	容量（キャパシタンス）
L 1	インダクタンス
L 2	インダクタンス
40 L 3	インダクタンス
A	減衰極
B	減衰極
C	減衰極
D	減衰極
E	減衰極
F	減衰極
G	減衰極
H	減衰極

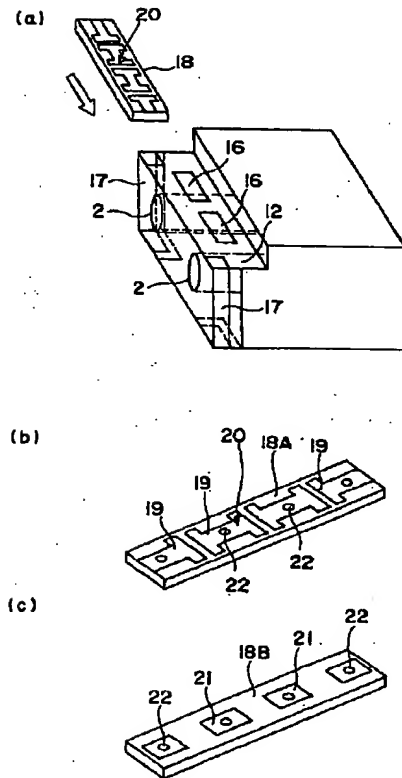
【図1】



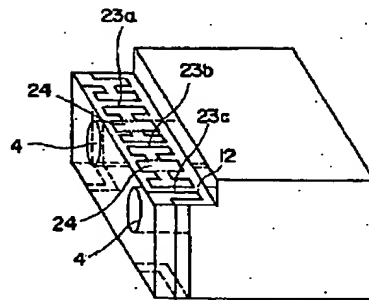
【図2】



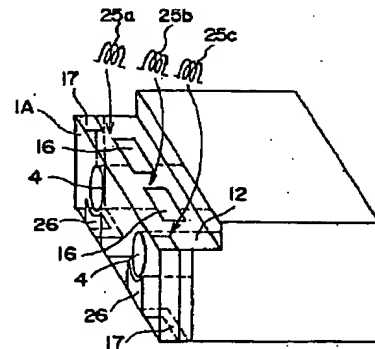
【図3】



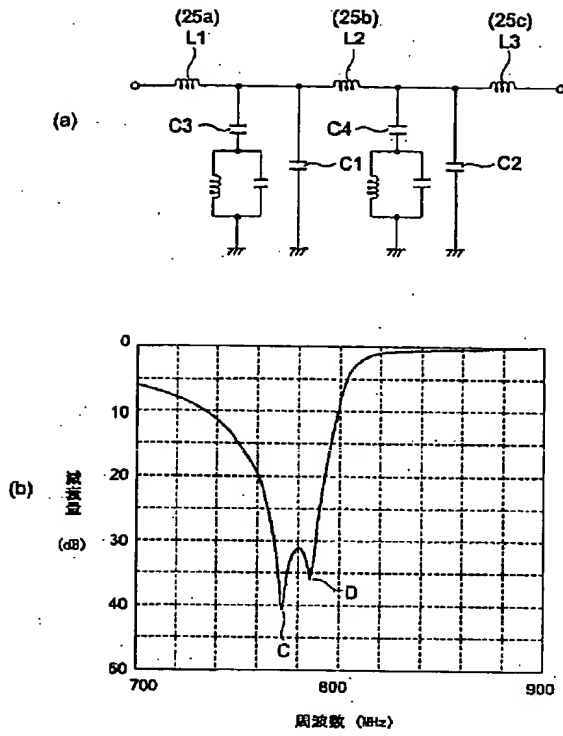
【図4】



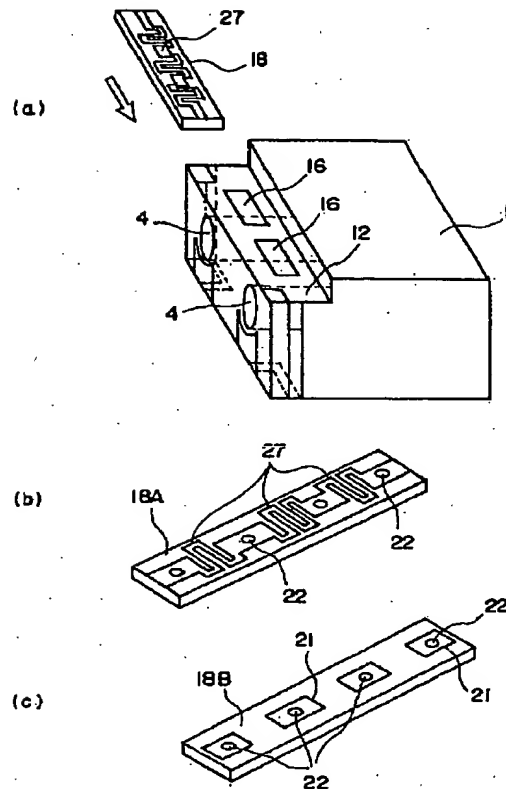
【図5】



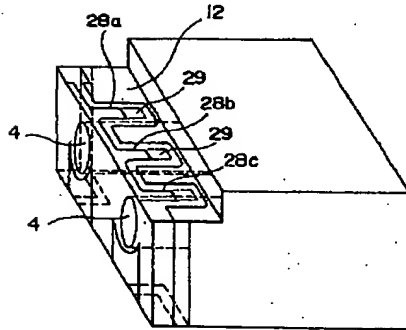
【図6】



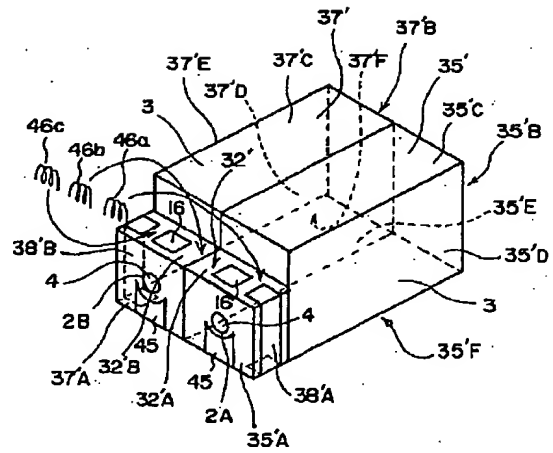
【図7】



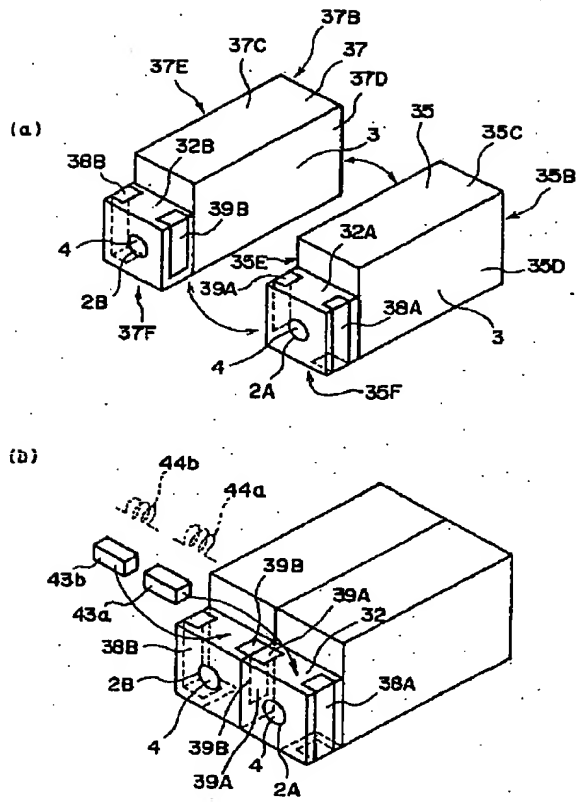
【図8】



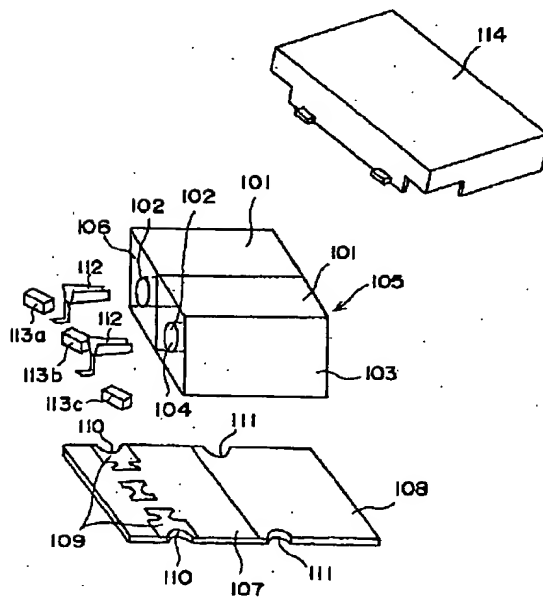
【図12】



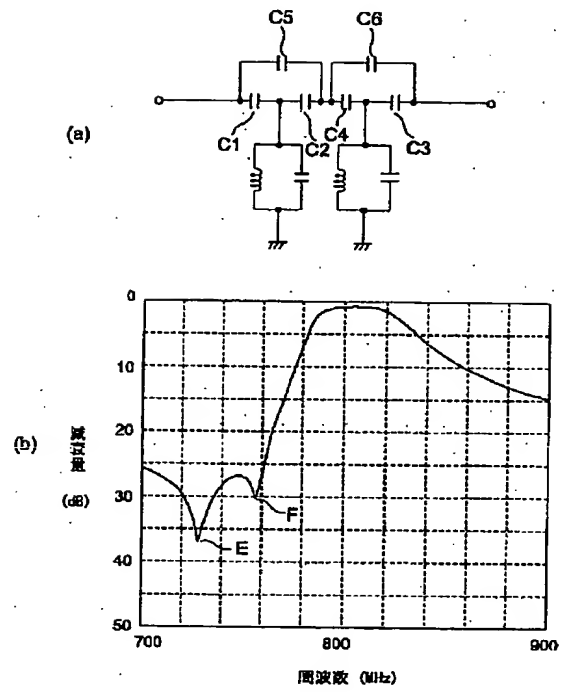
【図9】



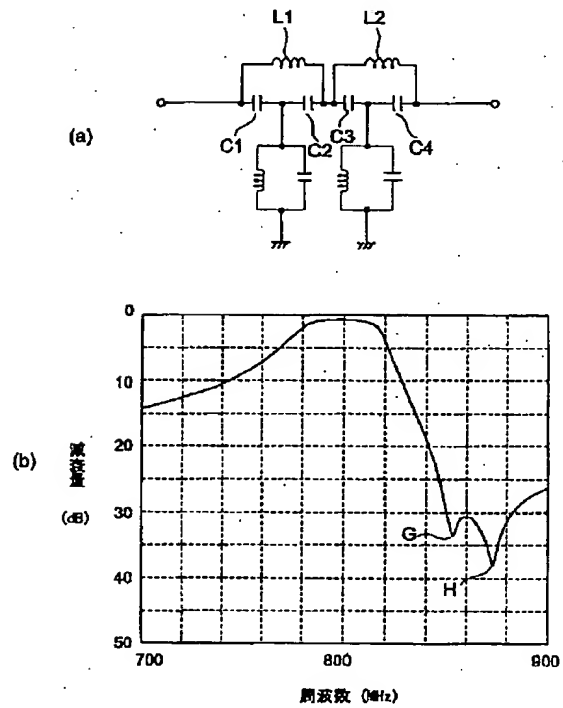
【図13】



【図10】



【図11】



【図14】

